

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of :
Takashige HIRATSUKA :
Serial No. NEW : **Attn: APPLICATION BRANCH**
Filed April 1, 2004 : Attorney Docket No. 2004_0503A
TRACKING ERROR DETECTION :
APPARATUS :

CLAIM OF PRIORITY UNDER 35 USC 119

Commissioner for Patents
P.O. Box 1450
Alexandria, VA 22313-1450

THE COMMISSIONER IS AUTHORIZED
TO CHARGE ANY DEFICIENCY IN THE
FEES FOR THIS PAPER TO DEPOSIT
ACCOUNT NO. 23-0975

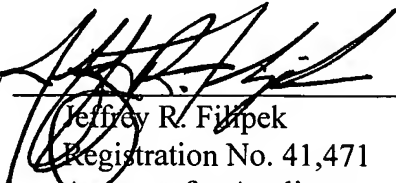
Sir:

Applicant in the above-entitled application hereby claims the date of priority under the International Convention of Japanese Patent Application No. 2003-099702, filed April 2, 2003, as acknowledged in the Declaration of this application.

A certified copy of said Japanese Patent Application is submitted herewith.

Respectfully submitted,

Takashige HIRATSUKA

By 
Jeffrey R. Filipek
Registration No. 41,471
Attorney for Applicant

JRF/fs
Washington, D.C. 20006-1021
Telephone (202) 721-8200
Facsimile (202) 721-8250
April 1, 2004

日本国特許庁
JAPAN PATENT OFFICE

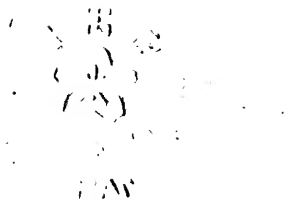
別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日
Date of Application: 2003年 4月 2日

出願番号
Application Number: 特願2003-099702
[ST. 10/C]: [JP 2003-099702]

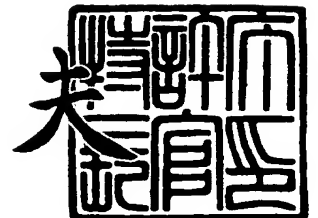
出願人
Applicant(s): 松下電器産業株式会社



2004年 2月 3日

特許庁長官
Commissioner,
Japan Patent Office

今井 康夫



【書類名】 特許願
【整理番号】 2038140196
【提出日】 平成15年 4月 2日
【あて先】 特許庁長官殿
【国際特許分類】 G11B 7/09
【発明者】
 【住所又は居所】 大阪府門真市大字門真 1 0 0 6 番地 松下電器産業株式
 会社内
 【氏名】 平塚 隆繁
【特許出願人】
 【識別番号】 000005821
 【氏名又は名称】 松下電器産業株式会社
【代理人】
 【識別番号】 100081813
 【弁理士】
 【氏名又は名称】 早瀬 憲一
 【電話番号】 06(6395)3251
【手数料の表示】
 【予納台帳番号】 013527
 【納付金額】 21,000円
【提出物件の目録】
 【物件名】 明細書 1
 【物件名】 図面 1
 【物件名】 要約書 1
 【包括委任状番号】 9600402
【プルーフの要否】 要

【書類名】 明細書

【発明の名称】 トラッキング誤差検出装置

【特許請求の範囲】

【請求項 1】 フォトディテクタから出力される各受光素子の受光量に応じて生成された 2 系列のデジタル信号に対して、当該デジタル信号と該デジタル信号のセンターレベルとが交わる点であるゼロクロス点を検出するゼロクロス検出回路と、

前記 2 系列のデジタル信号のゼロクロス点間の距離を用いて位相比較を行い、位相比較結果を出力する位相差検出回路と、

前記位相差検出回路から出力される信号に帯域制限を行ってトラッキング誤差信号を得るローパスフィルタとを備えるトラッキング誤差検出装置であって、

前記位相差検出回路は、前記位相比較結果が予め設定した所定の値よりも大きい場合には、当該位相比較結果が前記所定の値より大きくなならないように制限をかけて出力する、

ことを特徴とするトラッキング誤差検出装置。

【請求項 2】 請求項 1 に記載のトラッキング誤差検出装置において、

前記位相差検出回路は、

前記 2 系列のデジタル信号のゼロクロス点間の距離を演算し、位相比較結果として順次出力する位相差演算部と、

前記 2 系列のデジタル信号がゼロクロスする位置でサンプリング・クロック 1 クロック分のパルス信号をそれぞれ生成し、該生成した 2 系列のデジタル信号に対するパルス信号のうち、位相比較を行うポイントにおいて後に現れるパルス信号を位相比較終了パルスとして出力するパルス生成部と、

前記パルス生成部が出力する位相比較終了パルス毎に、前記位相差演算部から順次出力される位相比較結果を用いて出力データを更新し、次の位相比較終了パルスが来るまで該出力データの出力レベルを保持するデータ更新部と、

前記データ更新部からの出力信号が、予め設定した所定の値よりも大きな値であるか否かの判断を行ない、当該データ更新部からの出力信号が前記所定の値よりも大きな場合には、前記所定の値より大きくなならないように制限をかけて出力

するリミット制御部とからなる、

ことを特徴とするトラッキング誤差検出装置。

【請求項 3】 請求項 2 に記載のトラッキング誤差検出装置において、
前記リミット制御部の前記所定の値は、再生を行なう光ディスクの最短ピット長とトラックピッチとの関係に基づいて設定される、
ことを特徴とするトラッキング誤差検出装置。

【請求項 4】 フォトディテクタから出力される各受光素子の受光量に応じて生成された 2 系列のデジタル信号に対して、当該デジタル信号と該デジタル信号のセンターレベルとが交わる点であるゼロクロス点を検出するゼロクロス検出回路と、

前記 2 系列のデジタル信号のゼロクロス点間の距離を用いて位相比較を行い、位相比較結果を出力する位相差検出回路と、

前記位相差検出回路から出力される信号に帯域制限を行ってトラッキング誤差信号を得るローパスフィルタとを備えるトラッキング誤差検出装置であって、

前記 2 系列のデジタル信号のサンプリングデータの 2 値化信号を用いて、位相比較を行なうエッジの状態を検出するエッジ検出回路をさらに備え、

前記位相差検出回路は、前記エッジ検出回路により検出されたエッジの状態に基づいて、位相比較の対象となるエッジが位相比較を行なうエッジとして有効であるか否かを判断するとともに、当該判断によって無効と判断されたエッジについては、該エッジにおける位相比較を行なわない、

ことを特徴とするトラッキング誤差検出装置。

【請求項 5】 請求項 4 に記載のトラッキング誤差検出装置において、
前記位相差検出回路は、
前記 2 系列のデジタル信号のゼロクロス点間の距離を演算し、位相比較結果として順次出力する位相差演算部と、

前記 2 系列のデジタル信号がゼロクロスする位置でサンプリング・クロック 1 クロック分のパルス信号をそれぞれ生成し、該生成した 2 系列のデジタル信号に対するパルス信号のうち、位相比較を行うポイントにおいて後に現れるパルス信号を位相比較終了パルスとして出力するパルス生成部と、

エッジ検出回路により検出されたエッジの状態に基づいて、位相比較の対象となるエッジが位相比較を行なうエッジとして有効か否かを判断し、無効と判断されたエッジについては、前記位相演算部において、かかるエッジでの位相比較を行なわないようにする無効エッジキャンセル部と、

前記パルス生成部が出力する位相比較終了パルス毎に、前記位相差演算部から順次出力される位相比較結果を用いて出力データを更新し、次の位相比較終了パルスが来るまで該出力データの出力レベルを保持するデータ更新部とからなる、ことを特徴とするトラッキング誤差検出装置。

【請求項 6】 請求項 5 に記載のトラッキング誤差検出装置において、

前記エッジ検出回路は、位相差を検出する各ポイントにおいて、先行エッジを含む信号側のエッジ位置から、他の信号の状態を検出し、他の信号のエッジと重なっているか、或いは他の信号レベルが“1”又は“0”である旨の信号を出力するものであり、

前記無効エッジキャンセル部は、当該エッジ検出回路からの出力に基づき、他の信号のエッジと重なっている場合、及び他の信号レベルが“1”である場合には、当該エッジを有効エッジと判断し、他の信号レベルが“0”である場合には当該エッジを無効エッジと判断する、

ことを特徴とするトラッキング誤差検出装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】

本発明は、光記録媒体上に光を照射して得られる光スポットのトラッキング誤差を検出するトラッキング誤差検出装置に関する。

【0002】

【従来の技術】

CD (Compact Disc) やDVD (Digital Video Disc) に代表されるような凹凸のピットで情報が記録されている光ディスクからトラッキング制御信号を得る方式として、近年位相差法と呼ばれる手法が用いられている。

【0003】

かかる位相差法の一例として、特許文献 1 に示すようなものがある。

以下に、かかる特許文献 1 で示される従来のトラッキング誤差検出装置について図 7 を用いて説明する。

【0004】

図 7 は、従来のトラッキング誤差検出装置の構成を示すブロック図である。

図 7 に示すように、従来のトラッキング誤差検出装置は、光スポットの反射光を受光する受光素子を備え、各受光素子の受光量に応じた光電流を出力するフォトディテクタ 101 と、フォトディテクタ 101 の光電流出力を電圧信号に変換する第 1 から第 4 の電流電圧変換器 102 a ~ 102 d と、第 1 から第 4 の電流電圧変換器 102 a ~ 102 d で得られた電圧信号から光スポットのトラッキング誤差に応じて互いに位相が変化する 2 つの信号系列を生成する信号生成器、すなわち第 1 及び第 2 の加算器 103 a、103 b と、2 つの信号系列から第 1 及び第 2 のデジタル信号系列を得る第 1 及び第 2 のアナログーデジタル変換器 (ADC) 104 a、104 b と、第 1 及び第 2 のデジタル信号系列それぞれについて補間処理を施す第 1 及び第 2 の補間フィルタ 105 a、105 b と、第 1 及び第 2 の補間フィルタ 105 a、105 b によって補間された第 1 及び第 2 のデジタル信号系列のゼロクロス点をそれぞれ検出する第 1 及び第 2 のゼロクロス点検出回路 106 a、106 b と、第 1 のデジタル信号系列のゼロクロス点と第 2 のデジタル信号系列のゼロクロス点との位相差を検出する位相差検出回路 107 と、位相差検出回路 107 から出力される位相比較信号に帯域制限を行ってトラッキング誤差信号を得るローパスフィルタ (LPF) 108 とを備える。なお、ここでは、フォトディテクタ 101 が有する受光素子として田の字型に 4 分割された受光素子 101 a、101 b、101 c、101 d を備えるものとする。また、ゼロクロス点とは、入力されたデジタル信号と、当該デジタル信号の平均値等から算出されるデジタル信号のセンターレベルとが交わる点をいうものとする。

【0005】

次に、かかる従来のトラッキング誤差検出装置の動作について説明する。

先ず、フォトディテクタ 101 において、光記録媒体 (図示せず) のトラック上に光を照射して得られる光スポットの反射光を受信して、受光量に応じた光電

流が出力される。

【0006】

フォトディテクタ101の出力である光電流は、第1から第4の電流電圧変換回路102a、102b、102c、102dにより、各受光素子毎に電圧信号に変換され、第1の加算器103aにより第1及び第3の電流電圧回路102a、102cの出力が、第2の加算器103bにより第2及び第4の電流電圧回路102b、102dの出力がそれぞれ加算される。

【0007】

そして、第1及び第2の加算器103a、103bから出力される信号は、第1及び第2のADC104a、104bによって各信号系列の離散化（サンプリング）が行なわれ、第1及び第2のデジタル信号系列に変換される。

【0008】

その後、第1及び第2のADC104a、104bから出力されるデジタル信号は、補間フィルタ105a、105bに入力され、デジタル信号のサンプリングデータの間の補間データが求められた後、ゼロクロス点検出回路106a、106bにより、補間された2つのデータ系列の立ち上がり、あるいは立ち下がりにおけるゼロクロス点を検出される。なお、補間の方法としては、例えば、ナイキスト補間といった方法があり、また、2つのデータ系列の立ち上がり、あるいは立ち下がりにおけるゼロクロス点の検出方法としては、例えば、補間されたデータ系列における符号の変化点（ $+ \rightarrow -$ 、あるいは $- \rightarrow +$ ）を求める方法がある。

【0009】

位相差検出回路107では、ゼロクロス点検出回路106a、106bから出力されるゼロクロス点の情報を用いて、第1及び第2の信号系列の波形におけるゼロクロス点間の距離が求められ、かかるゼロクロス点間の距離に基づいて位相比較信号が検出され、最終的にLPF108により帯域制限が行われてトラッキングサーボ制御に必要な帯域のトラッキング誤差信号が生成される。

【0010】

次に、前記従来の位相差検出回路107の構成、及び動作について図8、図9

を用いてさらに詳しく説明する。

図 8 は、従来の位相差検出回路 107 の構成を示すブロック図である。

【0011】

図 8 において、位相差検出回路 107 は、位相差演算部 1 と、データ更新部 3 とからなる。

位相差演算部 1 は、ゼロクロス点検出回路 106 a、106 b において検出されたゼロクロス情報を元に 2 系列のデジタル信号のゼロクロス点間の距離を演算し、位相比較結果としてデータ更新部 3 に順次出力する。

【0012】

パルス生成部 2 は、位相比較に用いる各データ系列において、ゼロクロスする位置で、サンプリング・クロック 1 クロック分のパルス信号をそれぞれ生成し、該生成した各データ系列に対するパルス信号のうち、位相比較を行うポイントにおいて後に現れるパルス信号を位相比較終了パルスとして出力する。

【0013】

データ更新部 3 は、パルス生成部 2 が出力する位相比較終了パルス毎に、位相差演算部 1 から順次出力される位相比較結果を用いて出力データを更新し、次の位相比較終了パルスが来るまで該出力データの出力レベルを保持する。

【0014】

図 9 は、位相差検出回路 107 の動作を説明するための説明図であり、図 9 (a) は第 1 のゼロクロス点検出回路 106 a から出力される第 1 の信号系列 (位相比較入力 A) と第 2 のゼロクロス点検出回路 106 b から出力される第 2 の信号系列 (位相比較入力 B) の一例を、図 9 (b) はパルス生成部 2 から出力される位相比較終了パルスを、図 9 (c) は位相差検出回路 107 の出力を示すものである。

【0015】

なお、図 9 中のデータ系列 (位相比較入力 A、及び位相比較入力 B) に用いられている、○印は第 1 あるいは第 2 の ADC 104 a、104 b により求めたサンプリングデータを、△印は第 1 あるいは第 2 の補間フィルタ 105 a、105 b により求めた補間データ系列を、⊙印及び△印は、サンプリングデータ系

列及び補間データ系列から求めたゼロクロス点を示す。また、図9で説明する位相比較信号は、特定のトラック1本の近傍に注目したもので、位相差を求める2つのデータ系列の立ち下がりにおいて求めたものである。また、補間データの数は $n=3$ としている。

【0016】

ゼロクロス点検出回路106a、106bからの出力が位相差検出回路107に入力されると、位相差検出回路107では、位相差演算部1により、ゼロクロス点検出回路106a、106bにおいて検出されたゼロクロス点間の距離を求める演算が行なわれる。また、パルス生成部2では、位相比較に用いる各データ系列(図9(a))がゼロクロスする位置で、サンプリングクロック1クロック分のパルス信号がそれぞれ生成され、該生成した各データ系列に対するパルス信号のうち、位相比較を行うポイントにおいて後に現れるパルス信号が位相比較終了パルス(図9(b))として出力される。

【0017】

そして、位相差検出回路107のデータ更新部3により、パルス生成部2から出力される位相比較終了パルス毎に、位相差演算部1から出力される位相比較結果を用いた出力データの更新がされるとともに、次の位相比較終了パルスが来るまで出力データの出力レベルが保持される。

【0018】

これにより、位相差検出回路107によって図9(c)に示すような位相比較信号が検出され、かかる位相比較信号に帯域制限を行って得られたトラッキング誤差信号は、特定のトラック1本の近傍に注目した場合にほぼ直線状の信号となる。そして、かかるトラッキング誤差信号を複数のトラックにわたって観測することにより、全体的には図10で示すようなトラック毎に繰り返されるほぼ鋸歯状の波形を得ることができる。

【0019】

以上のように、従来のトラッキング誤差検出装置では、デジタル信号処理によりトラッキング誤差を検出できるので、アナログ信号処理によるトラッキング誤差検出では対応できなかった光記録再生装置の倍速化及び記録媒体の高密度化に

対応することができるとともに、アナログ信号処理に関わる構成を大幅に削減することができ、光記録再生装置の小型化及び低コスト化が実現できる。

【0020】

【特許文献1】

特開平11-243618号公報

【0021】

【発明が解決しようとする課題】

しかしながら、前述した従来のトラッキング誤差検出装置においては、第1及び第2のADC104a、104bに入力されるアナログ信号の振幅がディフェクト等によって十分得られていない場合や、前記アナログ信号が雑音を有するような場合には、第1及び第2のゼロクロス点検出回路106a、106bにおいて、ゼロクロス点を誤って検出してしまい、位相差検出回路107が誤検出をする要因となっていた。

【0022】

図11は、第1及び第2のADC104a、104bに入力されるアナログ信号の振幅が十分得られていない場合に、従来のトラッキング誤差検出装置により検出されるトラッキング誤差信号を示す図である。

【0023】

なお、図11(a)は第1のゼロクロス点検出回路106aから出力される第1の信号系列(位相比較入力A)と第2のゼロクロス点検出回路106bから出力される第2の信号系列(位相比較入力B)の一例を、図11(b)はパルス生成部2から出力される位相比較終了パルスを、図11(c)は位相差検出回路107の出力を示すものである。

【0024】

図11(a)の位相比較入力Bに示すように、ディフェクト等によって第1及び第2のADC104a、104bに入力されるアナログ信号の振幅が十分得られていないような場合には、ゼロクロス点検出回路106においてゼロクロス点が正確に検出されず、図11のΔ2に示すような誤った位相差が位相比較結果として検出されることがある。

【0025】

そして、かかる位相比較結果を用いて、位相差検出回路107のデータ更新部3により生成された位相比較出力は、位相差 $\Delta 2$ が検出されるポイントにおいて、図11(c)に示すような大きな値を有する位相差信号となり、結果として、LPF108により帯域制限を行って生成されるトラッキング誤差信号の精度が劣化してしまう。

【0026】

本発明は、前記の課題を解決するためになされたものであり、位相誤差検出時における誤検出の影響を軽減することができ、トラッキング誤差信号の精度を改善することができるトラッキング誤差検出装置を提供することを目的とするものである。

【0027】

【課題を解決するための手段】

上記目的を達成するために、本発明にかかるトラッキング誤差検出装置は、フォトディテクタから出力される各受光素子の受光量に応じて生成された2系列のデジタル信号に対して、当該デジタル信号と該デジタル信号のセンターレベルとが交わる点であるゼロクロス点を検出するゼロクロス検出回路と、前記2系列のデジタル信号のゼロクロス点間の距離を用いて位相比較を行い、位相比較結果を出力する位相差検出回路と、前記位相差検出回路から出力される信号に帯域制限を行ってトラッキング誤差信号を得るローパスフィルタとを備えるトラッキング誤差検出装置であって、前記位相差検出回路は、前記位相比較結果が予め設定した所定の値よりも大きい場合には、当該位相比較結果が前記所定の値より大きくならないように制限をかけて出力することを特徴とするものである。

【0028】

また、本発明にかかるトラッキング誤差検出装置は、前記位相差検出回路が、前記2系列のデジタル信号のゼロクロス点間の距離を演算し、位相比較結果として順次出力する位相差演算部と、前記2系列のデジタル信号がゼロクロスする位置でサンプリング・クロック1クロック分のパルス信号をそれぞれ生成し、該生成した2系列のデジタル信号に対するパルス信号のうち、位相比較を行うポイン

トにおいて後に現れるパルス信号を位相比較終了パルスとして出力するパルス生成部と、前記パルス生成部が出力する位相比較終了パルス毎に、前記位相差演算部から順次出力される位相比較結果を用いて出力データを更新し、次の位相比較終了パルスが来るまで該出力データの出力レベルを保持するデータ更新部と、前記データ更新部からの出力信号が、予め設定した所定の値よりも大きな値であるか否かの判断を行ない、当該データ更新部からの出力信号が前記所定の値よりも大きな場合には、前記所定の値より大きくならないように制限をかけて出力するリミット制御部とからなることを特徴とするものである。

【0029】

また、本発明にかかるトラッキング誤差検出装置は、前記リミット制御部の前記所定の値が、再生を行なう光ディスクの最短ピット長とトラックピッチとの関係に基づいて設定されることを特徴とするものである。

【0030】

また、本発明にかかるトラッキング誤差検出装置は、フォトディテクタから出力される各受光素子の受光量に応じて生成された2系列のデジタル信号に対して、当該デジタル信号と該デジタル信号のセンターレベルとが交わる点であるゼロクロス点を検出するゼロクロス検出回路と、前記2系列のデジタル信号のゼロクロス点間の距離を用いて位相比較を行い、位相比較結果を出力する位相差検出回路と、前記位相差検出回路から出力される信号に帯域制限を行ってトラッキング誤差信号を得るローパスフィルタとを備えるトラッキング誤差検出装置であって、前記2系列のデジタル信号のサンプリングデータの2値化信号を用いて、位相比較を行なうエッジの状態を検出するエッジ検出回路をさらに備え、前記位相差検出回路は、前記エッジ検出回路により検出されたエッジの状態に基づいて、位相比較の対象となるエッジが位相比較を行なうエッジとして有効であるか否かを判断するとともに、当該判断によって無効と判断されたエッジについては、該エッジにおける位相比較を行なわないことを特徴とするものである。

【0031】

また、本発明にかかるトラッキング誤差検出装置は、前記位相差検出回路が、前記2系列のデジタル信号のゼロクロス点間の距離を演算し、位相比較結果とし

て順次出力する位相差演算部と、前記 2 系列のデジタル信号がゼロクロスする位置でサンプリング・クロック 1 クロック分のパルス信号をそれぞれ生成し、該生成した 2 系列のデジタル信号に対するパルス信号のうち、位相比較を行うポイントにおいて後に現れるパルス信号を位相比較終了パルスとして出力するパルス生成部と、エッジ検出回路により検出されたエッジの状態に基づいて、位相比較の対象となるエッジが位相比較を行なうエッジとして有効か否かを判断し、無効と判断されたエッジについては、前記位相演算部において、かかるエッジでの位相比較を行なわないようにする無効エッジキャンセル部と、前記パルス生成部が出力する位相比較終了パルス毎に、前記位相差演算部から順次出力される位相比較結果を用いて出力データを更新し、次の位相比較終了パルスが来るまで該出力データの出力レベルを保持するデータ更新部とからなることを特徴とするものである。

【0032】

また、本発明にかかるトラッキング誤差検出装置は、前記エッジ検出回路が、位相差を検出する各ポイントにおいて、先行エッジを含む信号側のエッジ位置から、他の信号の状態を検出し、他の信号のエッジと重なっているか、或いは他の信号レベルが“1”又は“0”である旨の信号を出力するものであり、前記無効エッジキャンセル部は、当該エッジ検出回路からの出力に基づき、他の信号のエッジと重なっている場合、及び他の信号レベルが“1”である場合には、当該エッジを有効エッジと判断し、他の信号レベルが“0”である場合には当該エッジを無効エッジと判断することを特徴とするものである。

【0033】

【発明の実施の形態】

（実施の形態 1）

以下、本発明の実施の形態 1 によるトラッキング誤差検出装置について、図 1、図 2 を用いて説明する。

図 1 は本発明の実施の形態 1 によるトラッキング誤差検出装置の構成の一例を示すブロック図である。

【0034】

図 1 において、本発明にかかるトラッキング誤差検出装置は、フォトディテクタ 101 と、電流電圧変換器 102 a ~ 102 d と、2 つの信号系列を生成する信号生成器である第 1 及び第 2 の加算器 103 a、103 b と、第 1 及び第 2 のアナログ-デジタル変換器 (ADC) 104 a、104 b と、第 1 及び第 2 の補間フィルタ 105 a、105 b と、第 1 及び第 2 のゼロクロス点検出回路 106 a、106 b と、位相差検出回路 11 と、ローパスフィルタ (LPF) 108 とからなる。なお、本発明の実施の形態 1 によるトラッキング誤差検出装置の位相差検出回路 11 以外の各構成要素は、図 7 を用いて前述した従来のトラッキング誤差検出装置と同じであるため、ここでは、同一の符号を付してその説明を省略する。

【0035】

位相差検出回路 11 は、位相差演算部 1 と、パルス生成部 2 と、データ更新部 3 と、リミット制御部 4 からなる。なお、位相差検出回路 11 を構成する、位相差演算部 1、パルス生成部 2、及びデータ更新部 3 は、図 7 を用いて説明した前記従来の位相差検出回路 107 の位相差演算部 1、パルス生成部 2、及びデータ更新部 3 に相当するものであるため、同一符号を付し、ここでは説明を省略する。

【0036】

リミット制御部 4 は、データ更新部 4 からの出力信号が、予め設定した所定の値よりも大きな値であるか否かの判断を行ない、データ更新部 4 からの出力信号が前記所定の値よりも大きな場合には、前記所定の値より大きくならないように制限をかけて出力するものである。なお、リミット制御部 4 の前記所定の値は、再生を行なう光ディスクの最短ビット長とトラックピッチとの関係に基づいて任意に設定されるものであり、再生を行なう光ディスクのトラッキング誤差信号の最大値を超えない値に設定するのが望ましい。

【0037】

次に、本発明による位相差検出回路 11 の動作について説明する。

図 2 は、本発明の実施の形態 1 による位相差検出回路 11 の動作を説明するための説明図であり、図 2 (a) は第 1 のゼロクロス点検出回路 106 a から出力

される第1の信号系列（位相比較入力A）と第2のゼロクロス点検出回路106bから出力される第2の信号系列（位相比較入力B）の一例を、図2（b）はパルス生成部2から出力される位相比較終了パルスを、図2（c）は位相差検出回路11の出力を示すものである。

【0038】

図2（a）に示す第1、及び第2のゼロクロス点検出回路106a、106bから出力される2系列の信号は、位相差検出回路11の位相差演算部1、及びパルス生成部2に入力され、位相差演算部1では、ゼロクロス点検出回路106a、106bにおいて検出されたゼロクロス情報を元に図2（a）に示す位相差 $\Delta 1$ 、 $\Delta 2$ 、 $\Delta 3$ が順次算出される。一方で、パルス生成部2では、位相比較に用いる各データ系列（図2（a））において、ゼロクロスする位置で、サンプリングクロック1クロック分のパルス信号をそれぞれ生成し、該生成した各データ系列に対するパルス信号のうち、位相比較を行うポイントにおいて後に現れるパルス信号を位相比較終了パルス（図9（b））として出力する。

【0039】

そして、データ更新部3では、パルス生成部2から出力される位相比較終了パルス毎に、位相差演算部1から出力される位相比較結果を用いた出力信号の更新がされるとともに、次の位相比較終了パルスが来るまで出力データが保持される（図2（c）参照）。

【0040】

最後に、データ更新部3から出力された信号はリミット制御部4に入力され、当該データ更新部4から出力される信号がリミット制御部4が保持する所定の値よりも大きい値となるか否かを判断し、所定の値よりも大きい信号出力については、その所定の値で制限をかけて出力する（図2（d）参照）。

【0041】

このように生成された位相比較出力は、最終的にLPF108により帯域制限が行われてトラッキングサーボ制御に必要な帯域のトラッキング誤差信号が生成される。

【0042】

次に、リミット制御部 4 で制限をかける際に用いる所定の値について、再生を行なう光ディスクが DVD-ROM の場合を例に挙げて説明する。

図 3 は、DVD-ROM におけるピットとトラッキング誤差信号の関係を示したものであり、図 3 (a) は DVD-ROM におけるピットとトラックを、図 3 (b) は図 3 (a) で示した DVD-ROM のピットから得られるトラッキング誤差信号を示すものである。

【0043】

DVD の記録符号として用いられている 8-16 変調符号の場合にチャネルレート T を $1T$ とすると、DVD-ROM のディスク上に形成されるピットは $3T \sim 14T$ のパターンから構成され、このピットにおける最小ピット長 ($3T$) は $0.27\mu\text{m}$ 、トラックピッチは $0.74\mu\text{m}$ となる。そして、図 3 (a) で示した DVD-ROM のピットから得られるトラッキング誤差信号は、図 3 (b) に示すように各トラックのセンターにおいて “0” となり、また、トラックとトラックの間においても “0” となる。また、トラッキング誤差信号が最大となるポイントは、トラックピッチから算出すると、トラックのセンターから $0.74\mu\text{m} / 4 \div 0.19\mu\text{m}$ のポイントとなり、これはほぼ $2T$ の距離に相当する。

【0044】

これに対し、本発明におけるトラッキング誤差検出装置では位相差をゼロクロス点間の距離で直接算出していることから、位相比較結果として得られる値は、トラッキング誤差信号の最大値を超えない値であるはずである。

【0045】

そのため、DVD-ROM 再生時に、DVD-ROM のトラッキング誤差信号の最大値 $2T$ よりも大きな誤差信号が検出されている場合には、当該誤差信号は誤検出されたものであると考えることができる。

【0046】

そこで、DVD-ROM の再生を行なう場合には、リミット制御部 4 によって制限をかける際に用いる所定の値を $2T$ 相当の位相差とし、データ更新部 3 からの出力が所定の値として設定した $2T$ 相当の値よりも大きい場合には、トラッキング誤差信号が最大となる前記 $2T$ 相当の値で制限をかけて出力することによ

り、誤検出による影響を軽減することができる。

【0047】

このように、本発明の実施の形態1によるトラッキング誤差検出装置によれば、位相差検出回路11のリミット制御部4によって、誤差信号検出における信号振幅に制限をかけることにより、位相誤差検出時における誤検出の影響を軽減することができ、トラッキング誤差信号の精度を改善することが可能となる。

【0048】

(実施の形態2)

以下に、本発明の実施の形態2によるトラッキング誤差検出装置について説明する。

図4は本発明の実施の形態2によるトラッキング誤差検出装置の構成の一例を示すブロック図である。

【0049】

図4において、本発明にかかるトラッキング誤差検出装置は、フォトディテクタ101と、電流電圧変換器102a～102dと、第1及び第2の加算器103a、103bと、第1及び第2のアナログーデジタル変換器(ADC)104a、104bと、エッジ検出回路21と、第1及び第2の補間フィルタ105a、105bと、第1及び第2のゼロクロス点検出回路106a、106bと、位相差検出回路22と、ローパスフィルタ(LPF)108とからなる。なお、本発明の実施の形態2によるトラッキング誤差検出装置のエッジ検出回路21、及び位相差検出回路22以外の各構成要素は、図7を用いて前述した従来のトラッキング誤差検出装置と同じであるため、ここでは、同一の符号を付してその説明を省略する。

【0050】

エッジ検出回路21は、第1及び第2のADC104a、104bから出力されるデジタル信号のサンプリングデータの2値化信号を用いて位相比較を行なうエッジの状態を検出するものであり、かかるエッジの状態検出は、位相差を検出する各ポイントにおいて先行エッジを含む信号側のエッジ位置から、他の信号の状態を検出することにより行なうものとする。なお、エッジ検出回路21は、か

かるエッジの状態検出により、エッジが重なっている旨の信号、或いは他の信号レベルが“1”或いは“0”である旨の信号を出力するものとする。

【0051】

位相差検出回路 22 は、位相差演算部 1 と、パルス生成部 2 と、データ更新部 3 と、無効エッジキャンセル部 5 とからなる。なお、位相差検出回路 22 を構成する、位相差演算部 1、パルス生成部 2、及びデータ更新部 3 は、図 7 を用いて説明した前記従来の位相差検出回路 107 の位相差演算部 1、パルス生成部 2、及びデータ更新部 3 に相当するものであるため、同一符号を付し、ここでは説明を省略する。

【0052】

無効エッジキャンセル部 5 は、エッジ検出回路 21 からの出力に基づいて、位相比較の対象となるエッジが位相比較を行なうエッジとして有効かどうかを判断し、無効と判断されたエッジについては、位相演算部 1 において、かかるエッジでの位相比較を行なわないようにするものである。

【0053】

次に、かかる無効エッジキャンセル部 5 において行なう有効エッジか否かの判断についてさらに詳細に説明する。なお、ここでは再生を行なう光ディスクが DVD-ROM である場合を例に挙げて説明する。

【0054】

図 5 は、DVD-ROM を再生した際に、位相差を検出するポイントで検出されるエッジの関係を示したものであり、図 5 (a) は位相差が 0 の場合を、図 5 (b) は進み位相が最大の場合を、図 5 (c) は遅れ位相が最大の場合を示すものである。

【0055】

DVD-ROM におけるピットとトラッキング誤差信号の関係は、図 3 を用いて前述したように、DVD-ROM の場合、トラックピッチから換算されるトラッキングのずれ量の最大値は約 2 T である一方で、記録パターンのピット長は最小でも 3 T であるため、DVD-ROM 再生時において、位相比較を行なう 2 つの信号の位相差を検出するエッジのうち、先行エッジを含む信号側のエッジ位置

からもう一方の信号の状態を検出した場合には、エッジが重なっているか（図5（a））、あるいは、他の信号レベルが“1”（図5（b）、（c））のいずれかの状態となるはずである。そのため、他の信号レベルが“0”の場合には、かかるエッジは誤検出されたものであると判断することができる。そして、このことは、DVD-ROMの場合に限らず、CD-Rや、CD-ROM等の他のメディアを用いた場合であっても同様にいえる。

【0056】

従って、無効エッジキャンセル部5による位相比較を行なうエッジが有効か否かの判断は、エッジ検出回路21からの出力される信号が、エッジが重なっているか、或いは他の信号レベルが“1”である場合には当該エッジを有効エッジと判断し、他の信号レベルが“0”である場合には当該エッジを無効エッジと判断するようにすればよい。

【0057】

次に、本発明による位相差検出回路22の動作について説明する。

図6は、本発明の実施の形態2によるトラッキング誤差検出装置の無効エッジキャンセル部4の動作を説明するための説明図であり、図6（a）は第1のゼロクロス点検出回路106aから出力される第1の信号系列（位相比較入力A）と第2のゼロクロス点検出回路106bから出力される第2の信号系列（位相比較入力B）の一例を、図6（b）は無効エッジキャンセル部4において判定を行う際に用いる各信号系列の2値化信号を、図6（c）はパルス生成部2から出力される位相比較終了パルスを、図6（d）は位相差検出回路107の出力を示すものである。

【0058】

図6（a）に示す第1、及び第2のゼロクロス点検出回路106a、106bから出力される2系列の信号は、位相差検出回路11の位相差演算部1、及びパルス生成部2に入力され、位相差演算部1では、ゼロクロス点検出回路106a、106bにおいて検出されたゼロクロス情報を元に図2（a）に示す位相差が算出される一方で、パルス生成部2では、位相比較に用いる各データ系列（図2（a））において、ゼロクロスする位置で、サンプリングクロック1クロック分

のパルス信号をそれぞれ生成し、該生成した各データ系列に対するパルス信号のうち、位相比較を行うポイントにおいて後に現れるパルス信号を位相比較終了パルス（図 9（b））として出力する。

【0059】

この時、無効エッジキャンセル部 5 では、エッジ検出回路 21 からの出力に基づいて、位相比較の対象となるエッジが位相比較を行なうエッジとして有効かどうかの判断を行ない（図 6（b））、無効と判断したエッジについては、上述の位相演算部 1 において、かかるエッジでの位相比較を行なわないようにする。これにより、図 6（a）の $\Delta 2$ の位相差は、位相差演算部 1 において検出されず、位相差演算部 1 からは $\Delta 1$ 、 $\Delta 3$ の位相差が位相比較結果として出力されることとなる。

【0060】

そして、データ更新部 3 により、パルス生成部 2 から出力される位相比較終了パルス毎に、位相差演算部 1 から出力される位相比較結果を用いた出力信号の更新がされるとともに、次の位相比較終了パルスが来るまで当該出力データが保持される。（図 6（d）参照）。

【0061】

これにより、無効エッジキャンセル部 4 によって無効エッジと判定された箇所においては、直前の位相比較結果の値がデータ更新部 203 により保持されることとなり、位相差が誤検出されることによる影響を回避することができる。

【0062】

このように、本発明の実施の形態 2 によるトラッキング誤差検出装置によれば、位相差検出回路 22 の無効エッジキャンセル部 4 によって、位相比較の対象となるエッジが位相比較を行なうエッジとして有効かどうかを判断し、無効と判断されたエッジについては、位相演算部 1 において、かかるエッジでの位相比較出力を行なわないようにすることにより、位相誤差検出時における誤検出の影響を軽減することができ、トラッキング誤差信号の精度を改善することが可能となる。

【0063】

なお、本発明の実施の形態 1、及び 2 では、2つの信号系列を生成する信号生成器である第 1 及び第 2 の加算器により 2 系列のアナログ信号を生成した後、第 1 及び第 2 の ADC 104 a、104 b によって 2 系列のデジタル信号を生成するものについて説明したが、位相差検出回路 107 に入力される 2 系列のデジタル信号の生成方式はこれに限られず、例えば、フォトディテクタ 101 からの各受光素子に対するアナログ信号を ADC 104 によりデジタル信号に変換した後、2 系列のデジタル信号を生成するようにしてもよい。

【0064】

【発明の効果】

以上説明したように、本発明によるトラッキング誤差検出装置は、フォトディテクタから出力される各受光素子の受光量に応じて生成された 2 系列のデジタル信号に対して、当該デジタル信号と該デジタル信号のセンターレベルとが交わる点であるゼロクロス点を検出するゼロクロス検出回路と、前記 2 系列のデジタル信号のゼロクロス点間の距離を用いて位相比較を行い、位相比較結果を出力する位相差検出回路と、前記位相差検出回路から出力される信号に帯域制限を行ってトラッキング誤差信号を得るローパスフィルタとを備えるトラッキング誤差検出装置であって、前記位相差検出回路が、前記位相比較結果が予め設定した所定の値よりも大きい場合には、当該位相比較結果が前記所定の値より大きくならないように制限をかけて出力することにより、位相誤差検出時における誤検出の影響を軽減することができ、トラッキング誤差信号の精度を改善することが可能となる。

【0065】

また、本発明にかかるトラッキング誤差検出装置は、フォトディテクタから出力される各受光素子の受光量に応じて生成された 2 系列のデジタル信号に対して、当該デジタル信号と該デジタル信号のセンターレベルとが交わる点であるゼロクロス点を検出するゼロクロス検出回路と、前記 2 系列のデジタル信号のゼロクロス点間の距離を用いて位相比較を行い、位相比較結果を出力する位相差検出回路と、前記位相差検出回路から出力される信号に帯域制限を行ってトラッキング誤差信号を得るローパスフィルタとを備えるトラッキング誤差検出装置であって

、前記 2 系列のデジタル信号のサンプリングデータの 2 値化信号を用いて、位相比較を行なうエッジの状態を検出するエッジ検出回路をさらに備え、前記位相差検出回路は、前記エッジ検出回路により検出されたエッジの状態に基づいて、位相比較の対象となるエッジが位相比較を行なうエッジとして有効であるか否かを判断するとともに、当該判断によって無効と判断されたエッジについては、該エッジにおける位相比較を行なわないことにより、位相誤差検出時における誤検出の影響を軽減することができ、トラッキング誤差信号の精度を改善することが可能となる。

【図面の簡単な説明】

【図 1】

本発明の実施の形態 1 によるトラッキング誤差検出装置の構成の一例を示すブロック図である。

【図 2】

本発明の実施の形態 1 による位相差検出回路の動作を説明するための説明図である。

【図 3】

DVD-ROM におけるピットとトラッキング誤差信号の関係をを示す図である。

【図 4】

本発明の実施の形態 2 によるトラッキング誤差検出装置の構成の一例を示すブロック図である。

【図 5】

DVD-ROM を再生した際に、位相差を検出するポイントで検出されるエッジの関係を示した図である。

【図 6】

本発明の実施の形態 2 によるトラッキング誤差検出装置の無効パルスキャンセル部の動作を説明するための説明図である。

【図 7】

従来のトラッキング誤差検出装置の構成の一例を示すブロック図である。

【図 8】

従来の位相差検出回路の構成を示すブロック図である。

【図 9】

従来の位相差検出回路の動作を説明するための説明図である。

【図 10】

トラッキング誤差検出装置により検出されるトラッキング誤差信号の一例を示す図である。

【図 11】

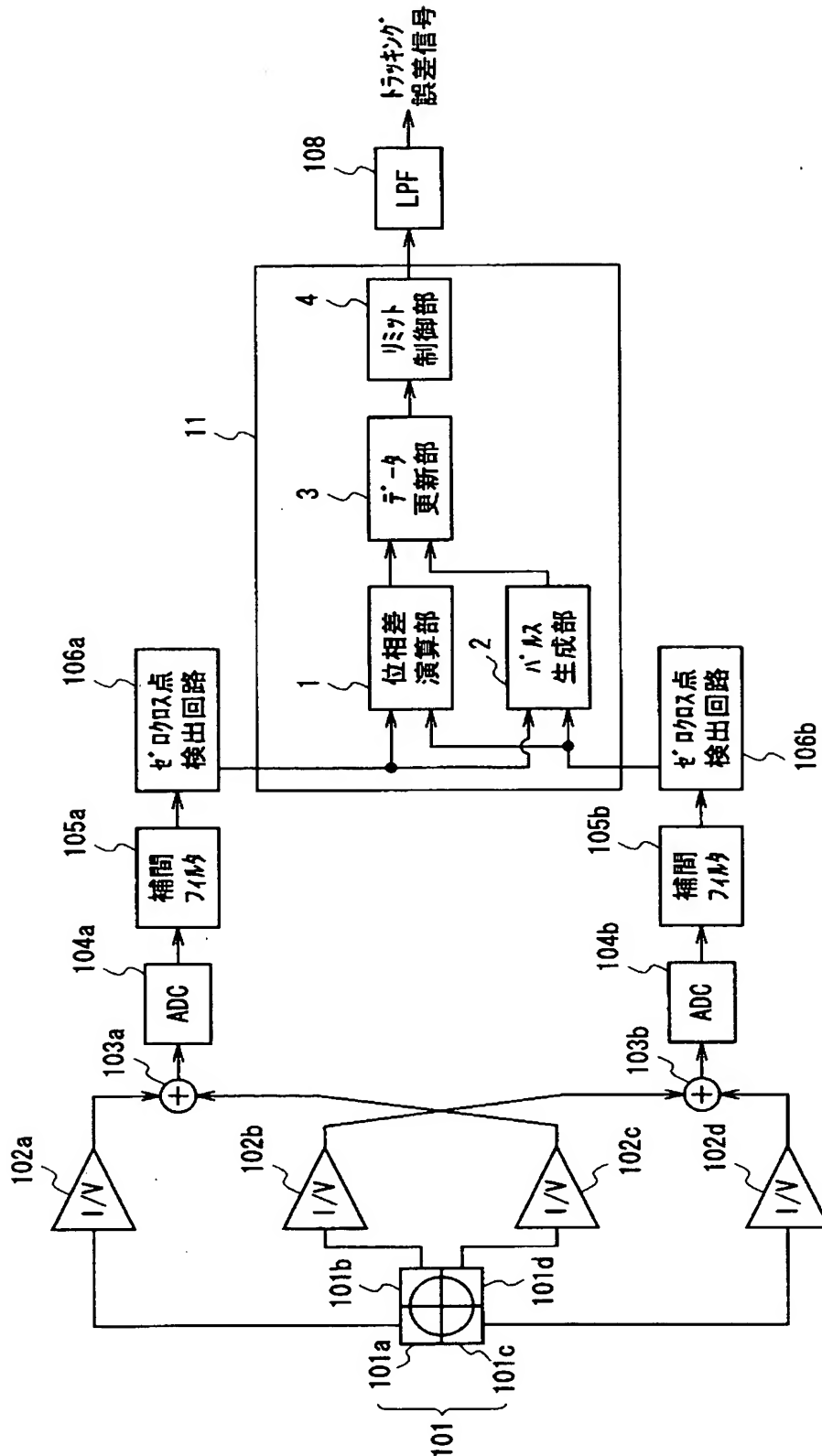
第 1 及び第 2 の A D C に入力されるアナログ信号の振幅が十分得られていない場合に、従来のトラッキング誤差検出装置により検出されるトラッキング誤差信号を示す図である。

【符号の説明】

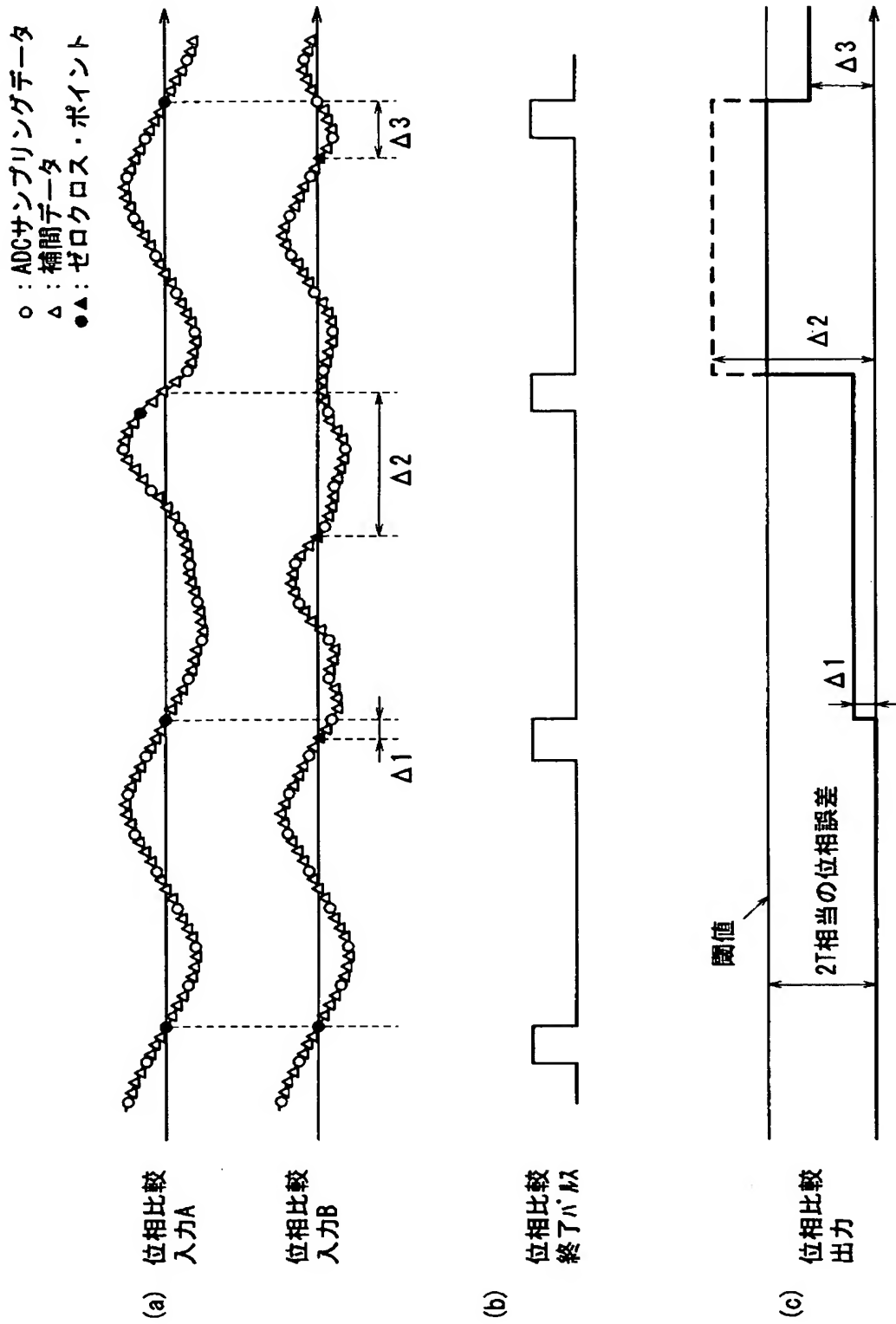
- 1 位相差演算部
- 2 パルス生成部
- 3 データ更新部
- 4 リミット制御部
- 5 無効エッジキャンセル部
- 11、22、107 位相差検出回路
- 21 エッジ検出回路
- 101a、101b、101c、101d フォトディテクタ
- 102a、102b、102c、102d 電流電圧変換回路
- 103a、103b 加算器
- 104a、104b アナログーデジタル変換器（A D C）
- 105a、105b 補間フィルタ
- 106a、106b ゼロクロス点検出回路
- 108 ローパスフィルタ（L P F）

【書類名】 図面

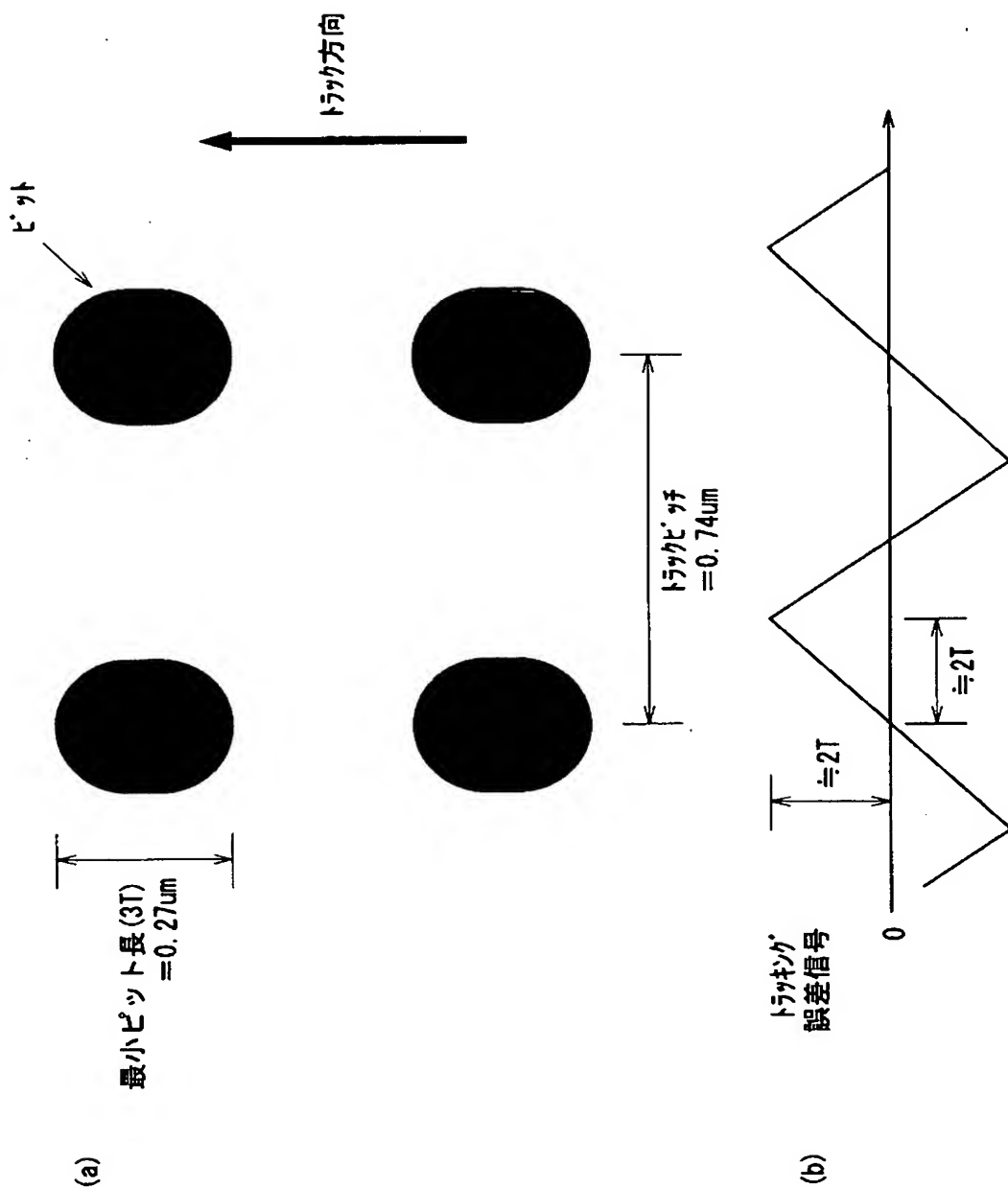
【図 1】



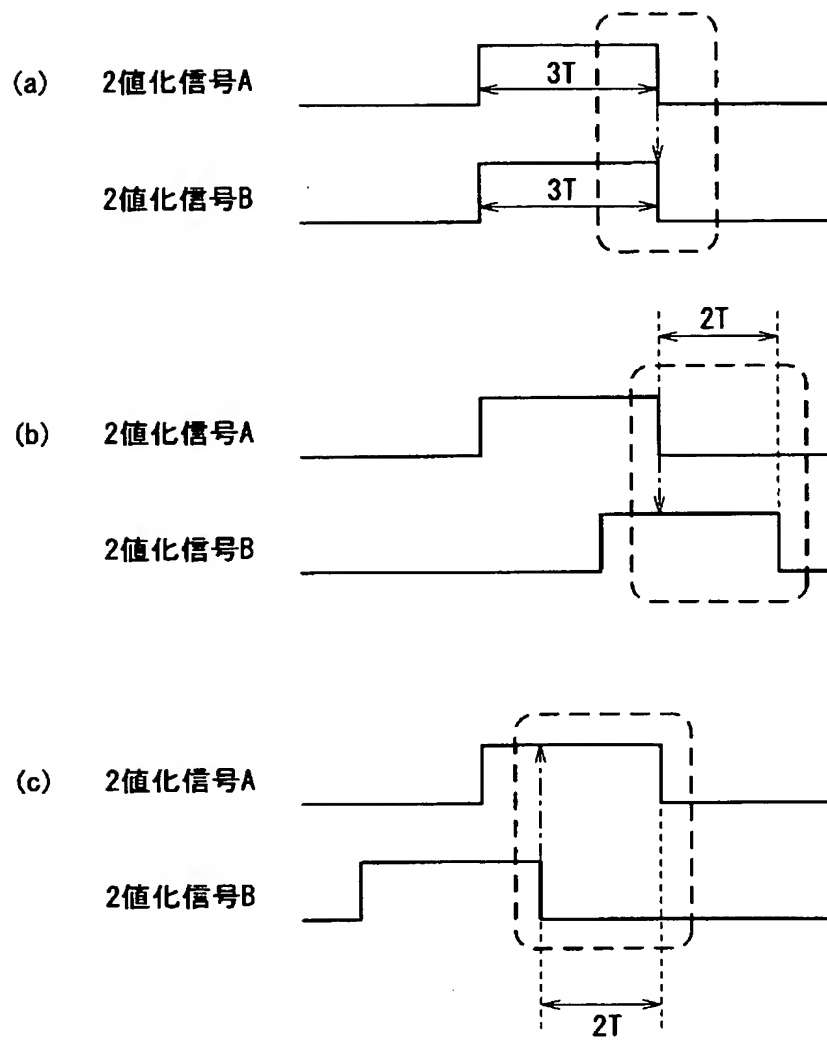
【図 2】



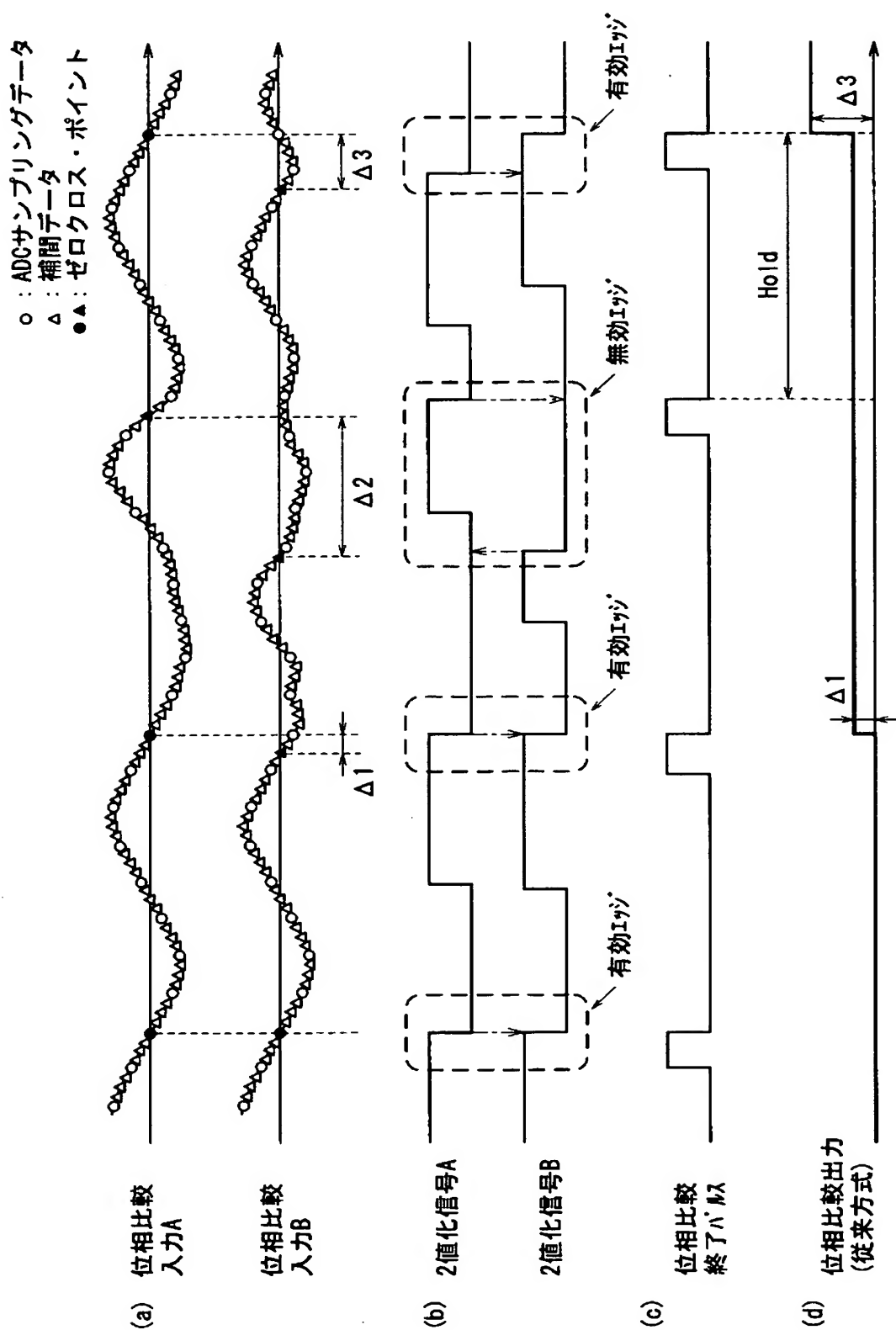
【図 3】



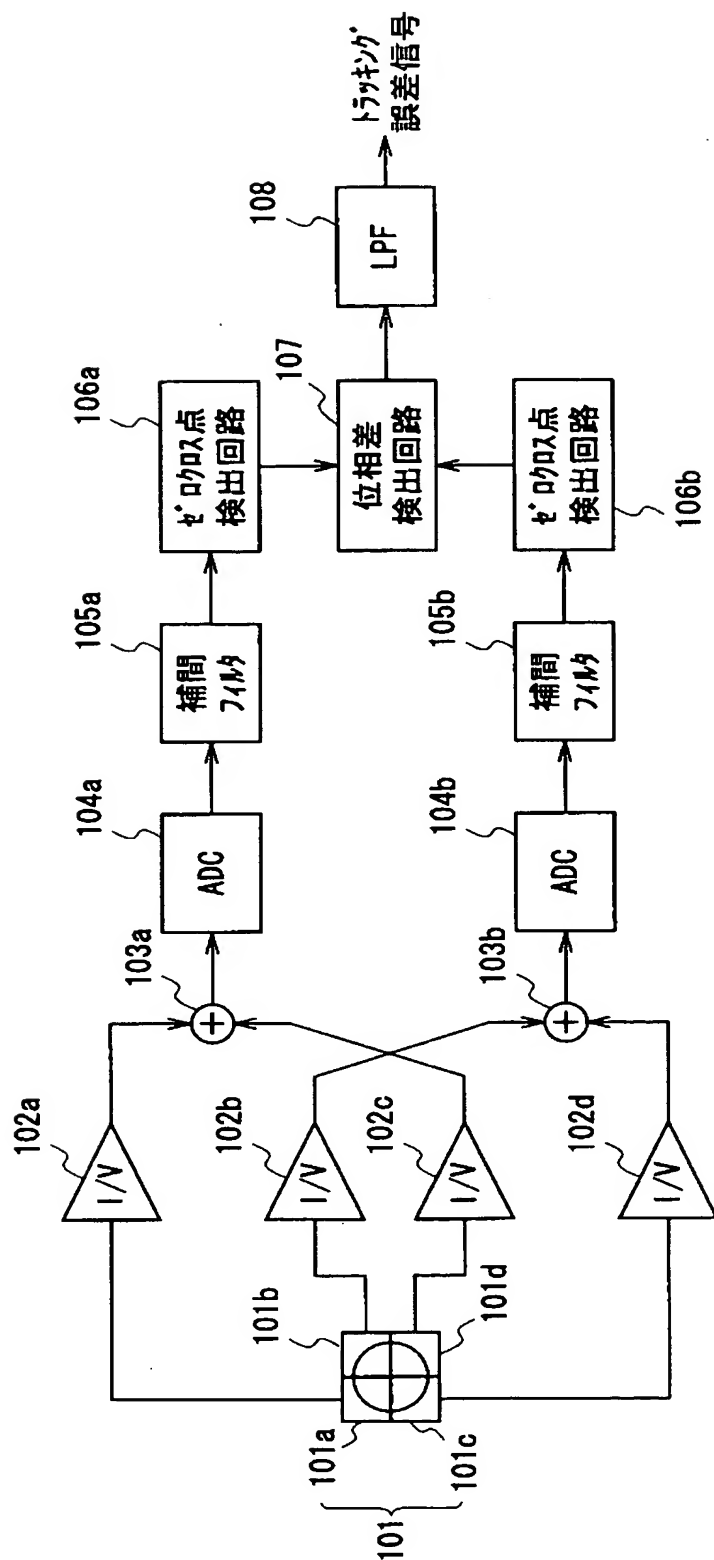
【図 5】



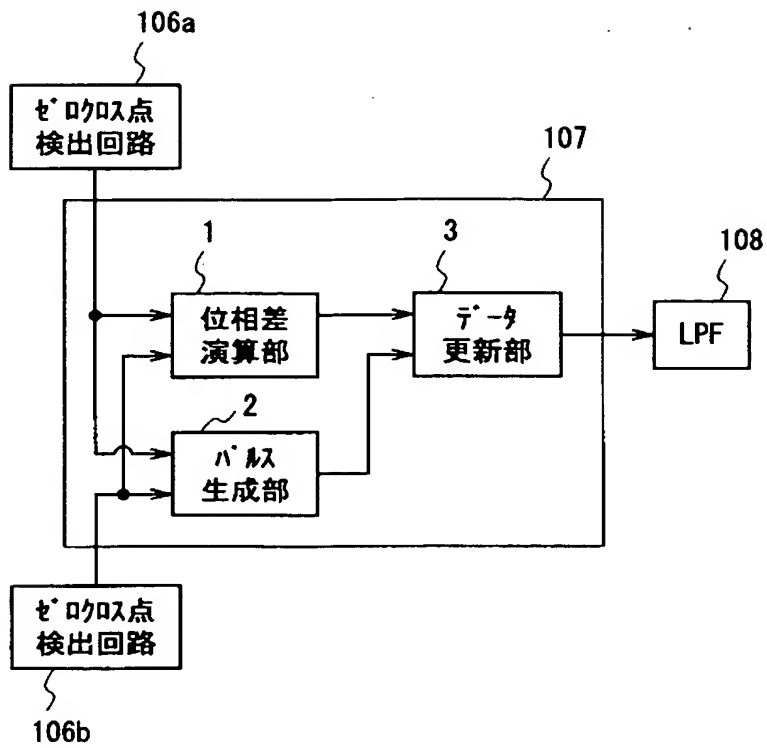
【図 6】



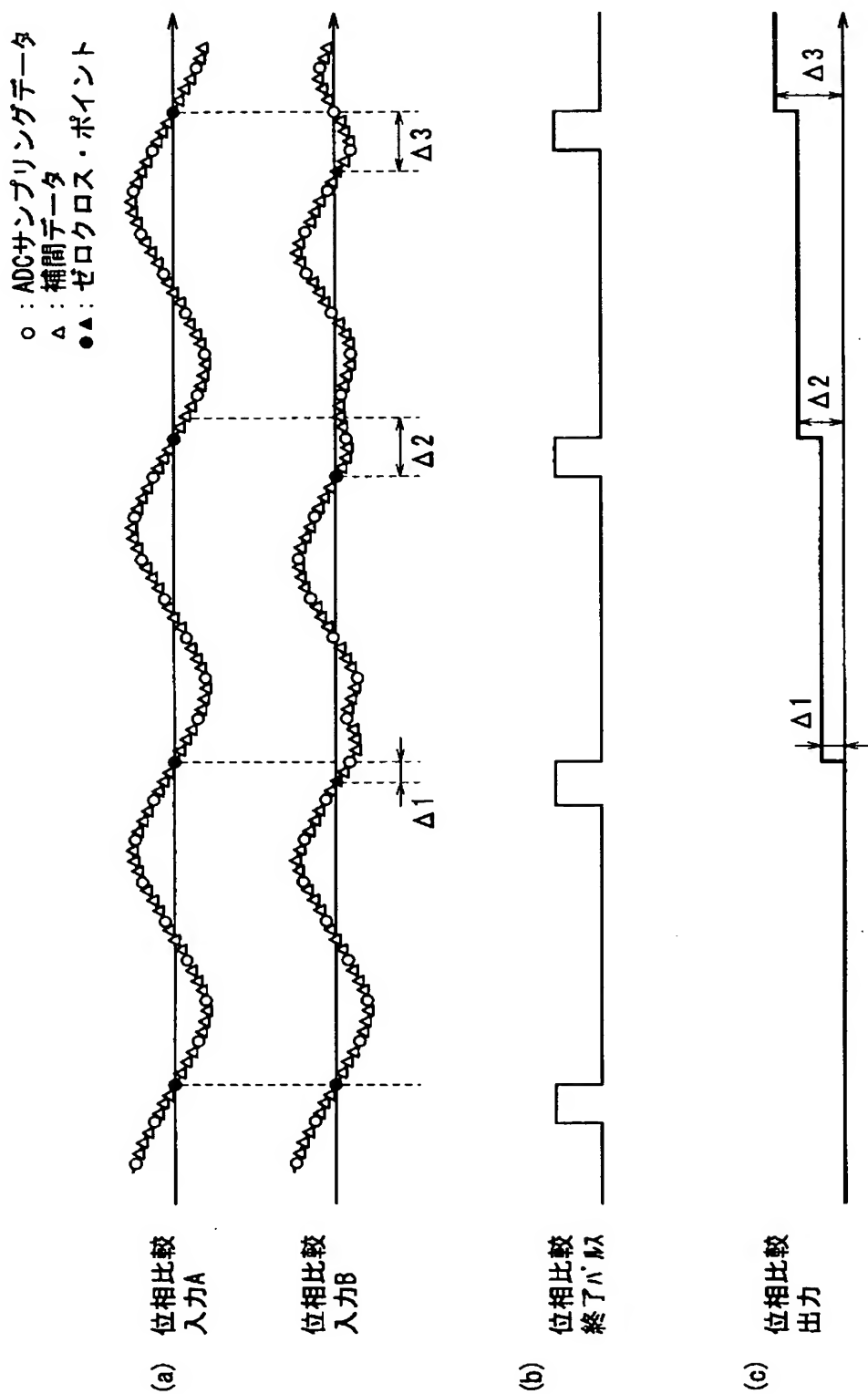
【図 7】



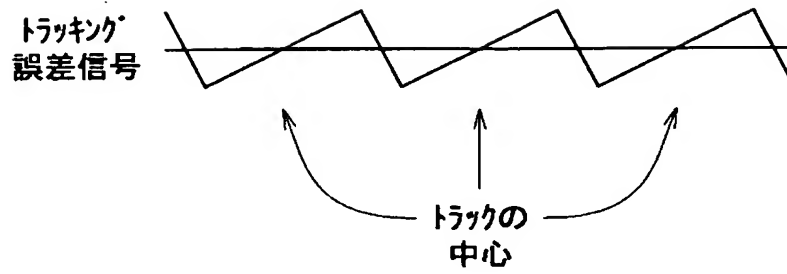
【図 8】



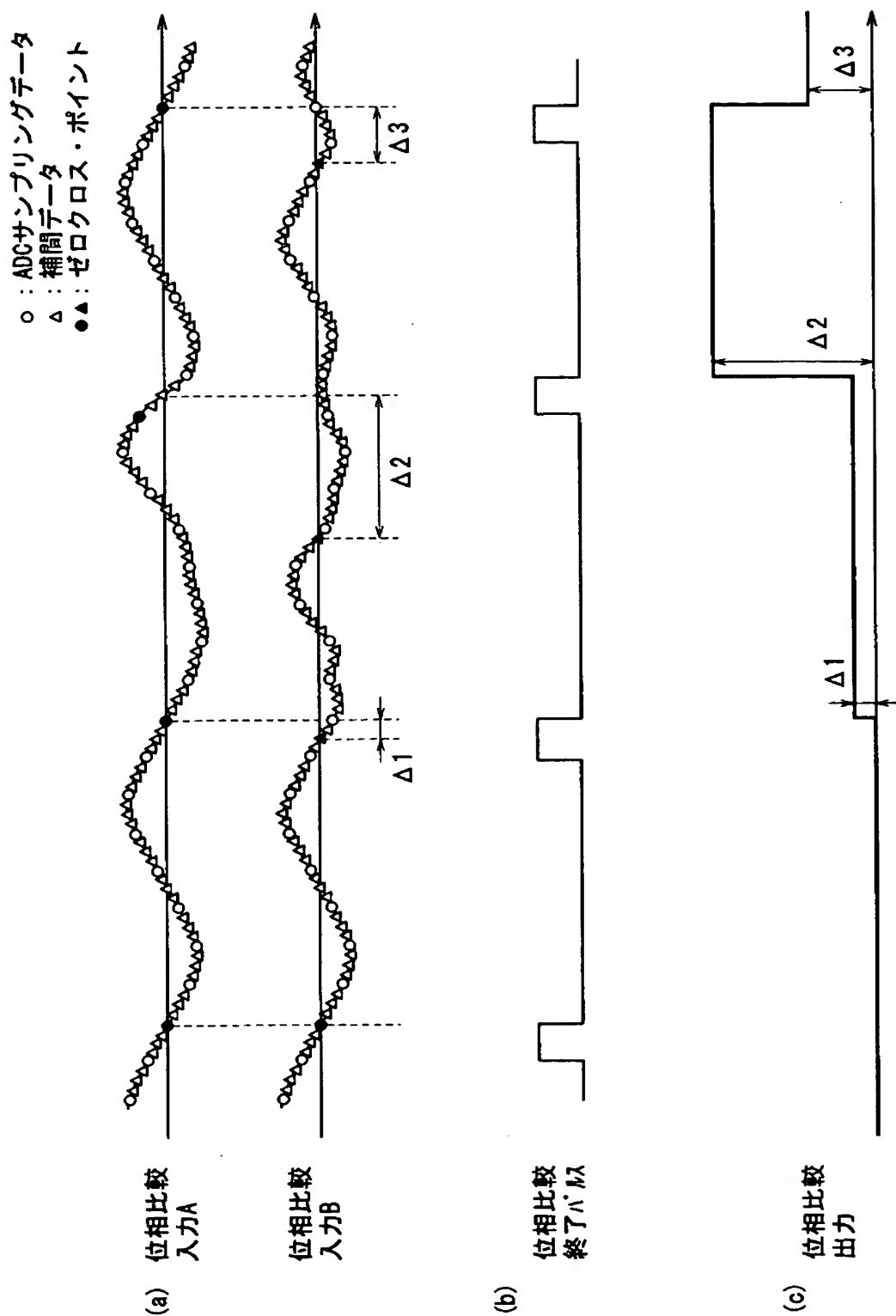
【図 9】



【図 10】



【図 11】



【書類名】 要約書

【要約】

【課題】 位相誤差検出時における誤検出の影響を軽減することができ、トラッキング誤差信号の精度を改善することができるトラッキング誤差検出装置を提供する。

【解決手段】 フォトディテクタから出力される各受光素子の受光量に応じて生成された2系列のデジタル信号に対して、当該デジタル信号と該デジタル信号のセンターレベルとが交わる点であるゼロクロス点を検出するゼロクロス検出回路と、前記2系列のデジタル信号のゼロクロス点間の距離を用いて位相比較を行い、位相比較結果を出力する位相差検出回路と、前記位相差検出回路から出力される信号に帯域制限を行ってトラッキング誤差信号を得るローパスフィルタとを備えるトラッキング誤差検出装置であって、前記位相差検出回路により検出される2系列のデジタル信号の位相差が、理論上のトラッキング誤差信号の最大値より大きくなる場合には当該位相差検出回路からの出力に制限をかけるものである。

【選択図】 図1

特願 2 0 0 3 - 0 9 9 7 0 2

出 願 人 履 歴 情 報

識別番号 [0 0 0 0 0 5 8 2 1]

| | |
|----------|-----------------------|
| 1. 変更年月日 | 1 9 9 0 年 8 月 2 8 日 |
| [変更理由] | 新規登録 |
| 住 所 | 大阪府門真市大字門真 1 0 0 6 番地 |
| 氏 名 | 松下電器産業株式会社 |